



REKAP PRESENSI MATAKULIAH  
SEMESTER : Genap 2023/2024

Kode Matakuliah : 212221220  
Matakuliah : Teknik Digital  
Kelas : A  
Program Studi : Teknik Elektro  
Dosen Pengampu : Dr.Muchlas, M.T.; Liya Yusrina Sabila, S.T., M.T.  
Jumlah Peserta : 30  
Jumlah Pertemuan : 16

No.	Tanggal	Topik atau Materi	Jumlah Mahasiswa Hadir	Dosen Hadir
1	06 Maret 2024	1. Pengantar Teknik Digital, sistem bilangan dan sistem kode	29	Liya Yusrina Sabila, S.T., M.T.
2	13 Maret 2024	1. Pengantar Teknik Digital, sistem bilangan dan sistem kode	29	Liya Yusrina Sabila, S.T., M.T.
3	20 Maret 2024	Aritmatika Sistem Biner	28	Liya Yusrina Sabila, S.T., M.T.
4	27 Maret 2024	Sistem Kode dan Transfer Data	29	Muchlas, Dr., M.T.
5	03 April 2024	2. Gerbang logika (OR, AND, NAND, NOR, NOT), aljabar boolean, teorema de Morgan dan penyederhanaan rangkaian (SOP, POS)	27	Liya Yusrina Sabila, S.T., M.T.
6	24 April 2024	2. Gerbang logika (OR, AND, NAND, NOR, NOT), aljabar boolean, teorema de Morgan dan penyederhanaan rangkaian (SOP, POS)	27	Muchlas, Dr., M.T.
7	01 Mei 2024	2. Gerbang logika (OR, AND, NAND, NOR, NOT), aljabar boolean, teorema de Morgan dan penyederhanaan rangkaian (SOP, POS)	30	Liya Yusrina Sabila, S.T., M.T.
8	15 Mei 2024	UTS	30	Liya Yusrina Sabila, S.T., M.T.
9	22 Mei 2024	4. Logika kombinasi mencakup komparator, full adder, dan half adder, multilekser, demultiplekser, enkoder dan dekoder, flip flop, pencacah, dan register	24	Liya Yusrina Sabila, S.T., M.T.
10	29 Mei 2024	4. Logika kombinasi mencakup komparator, full adder, dan half adder, multilekser, demultiplekser, enkoder dan dekoder, flip flop, pencacah, dan register	27	Liya Yusrina Sabila, S.T., M.T.
11	03 Juni 2024	4. Logika kombinasi mencakup komparator, full adder, dan half adder, multilekser, demultiplekser, enkoder dan dekoder, flip flop, pencacah, dan register	25	Liya Yusrina Sabila, S.T., M.T.
12	10 Juni 2024	4. Logika kombinasi mencakup komparator, full adder, dan half adder, multilekser, demultiplekser, enkoder dan dekoder, flip flop, pencacah, dan register	26	Liya Yusrina Sabila, S.T., M.T.
13	24 Juni 2024	4. Logika kombinasi mencakup komparator, full adder, dan half adder, multilekser, demultiplekser, enkoder dan dekoder, flip flop, pencacah, dan register	30	Liya Yusrina Sabila, S.T., M.T.
14	28 Juni 2024	4. Logika kombinasi mencakup komparator, full adder, dan half adder, multilekser, demultiplekser, enkoder dan dekoder, flip flop, pencacah, dan register	30	Liya Yusrina Sabila, S.T., M.T.

15	08 Juli 2024	4. Logika kombinasi mencakup komparator, full adder, dan half adder, multilekser, demultiplekser, enkoder dan dekoder, flip flop, pencacah, dan register	22	Liya Yusrina Sabila, S.T., M.T.
16	17 Juli 2024	UAS	30	Liya Yusrina Sabila, S.T., M.T.

Rekap presensi matakuliah ini adalah hasil rekap yang sah dan bersumber dari Sistem Informasi Akademik Universitas Ahmad Dahlan.